

Maqueta: Osciloscopio y generador

1. Introducción

Esta práctica se divide en dos partes. En la primera se desarrolla un osciloscopio digital basado en el ADC del 80C537 y la pantalla del PC. En la segunda parte se desarrolla un generador de señal senoidal de frecuencia fija, empleando una variante del método de conversión delta.

2. Osciloscopio

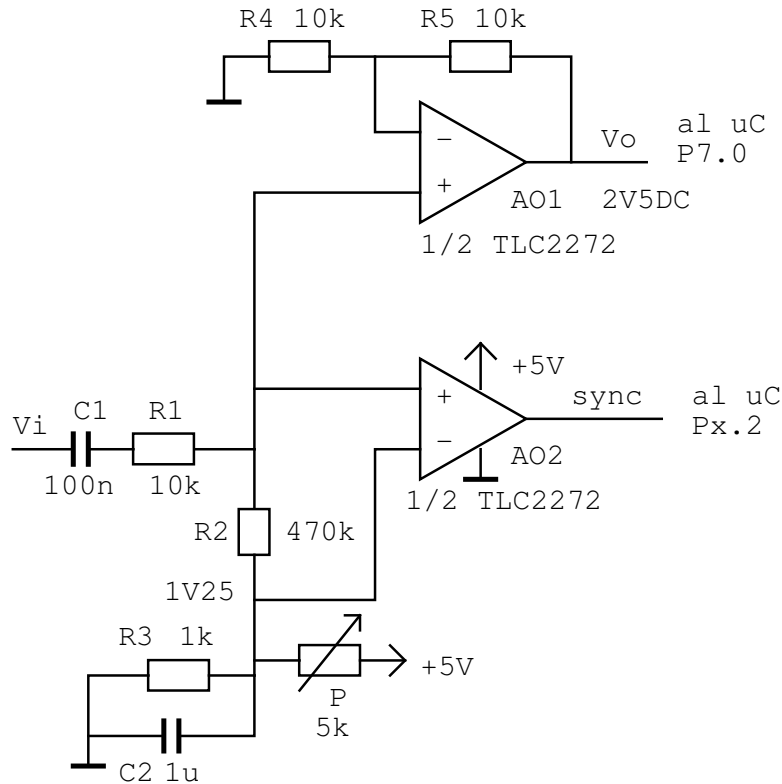
Un osciloscopio digital se compone de dos elementos fundamentales: (i) Convertidor analógico-digital; (ii) pantalla de visualización. A su vez, el circuito de conversión consta de un bloque analógico de adaptación de la señal y el ADC propiamente dicho. En la placa de esta práctica se incluyen los circuitos analógicos de adaptación, que incorporan un detector de paso por cero para sincronizar el muestreo. La salida del bloque analógico se conecta al puerto P7 (o P8) del 80C537 con objeto de utilizar el ADC incorporado.

2.1 Esquema del osciloscopio

La figura muestra el esquema del circuito analógico utilizado en el osciloscopio. Consta de un circuito TLC2272 que contiene dos operacionales CMOS del tipo *rail to rail output*. Estos operacionales tienen un margen de variación de la tensión de salida que alcanza prácticamente las tensiones de alimentación (de 0 a 5V en este caso).

La señal de entrada (V_i) se acopla en alterna a la entrada no inversora de AO1, que está configurado como seguidor de tensión. La resistencia R1 se utiliza para proteger a los operacionales de sobretensiones en V_i . El nivel de continua en esta entrada del operacional se ajusta a 1,25 V mediante el divisor formado por P y R3. La salida del operacional (V_o) se lleva al terminal P7.0 del 80C537 (o bien el P8.0). Esta señal tiene un nivel de continua de aproximadamente 2,5 V. La ganancia V_o/V_i es 2.

El operacional AO2 se utiliza como comparador, para detectar el paso por cero de la señal de entrada. Su salida se lleva al terminal Px.2 del 80C537, donde x indica el puerto elegido, por ejemplo el puerto 3.



2.2 Muestreo y envío de datos al PC

La forma de onda presente en V_o se muestrea utilizando el ADC interno del 80C537. Las muestras se toman a intervalos de tiempo fijos, para lo cual se emplean las interrupciones generadas por desbordamiento del temporizador 0. Se recomienda muestrear cada $512 \mu s$, ya que este valor es adecuado para visualizar la señal que se genera en la segunda parte de la práctica. Las muestras se pueden almacenar en la RAM interna (entre 80h y FFh).

El muestreo se puede realizar de forma síncrona o asíncrona con relación a la señal de entrada. Para realizar un muestreo síncrono, es necesario esperar a que se produzca un flanco en la señal sync. En ese momento se inicia el muestreo.

Una vez se ha adquirido un conjunto de muestras, éstas se envían al PC por el puerto serie. Se recomienda seguir el siguiente proceso:

- 1) Esperar la llegada de un flanco en sync, de la polaridad deseada.
- 2) Adquirir 64 muestras a intervalos de $64 \mu s$.
- 3) Enviar las muestras al PC.
- 4) Volver al paso 1.

Se dispone del programa Uviterm (que forma parte de Uvi51-win) para poder visualizar las formas de onda en la pantalla del PC. Esta utilidad se llama desde el entorno de UVI51 (asistente), pulsando el botón "TERMINAL".

Uviterm, operando en modo Osciloscopio, espera a recibir un bloque de datos por el puerto serie y lo dibuja en pantalla. El formato del bloque de datos es el siguiente:

Posición del campo	Longitud en bytes	Contenido	Observaciones
0	3	Cabecera	SCP
3	1	N ^a muestras pantalla (NMP)	máximo 255
4	1	N ^o muestras enviadas (NME)	máximo 255
5	NME	datos a visualizar en Ca2	
5+NME	1	Checksum (sin incluir cabecera)	

Los 3 primeros bytes son los asciis de las letras S, C y P. A continuación se envía el número de muestras que deben ocupar la pantalla completa del PC (NMP). El siguiente byte indica el número de muestras del conjunto que se envía a continuación (NME). Siguen las NME muestras. Finalmente se envía un checksum que se obtiene sumando en módulo 256 todos los bytes anteriores a excepción de la cabecera SCP.

Los valores de las muestras se envían como bytes con signo (en complemento a 2). De esta forma, el valor 0 se dibuja en el centro de la pantalla, el 127 (7Fh, positivo máximo) en el límite superior y el -128 (80h, el más negativo) en el límite inferior.

Lo más sencillo es utilizar NMP=NME. De esta forma, cada vez que se envía un bloque de datos, se actualiza la pantalla completa del PC. Un valor razonable para ambos parámetros es 64 decimal.

Si se desea obtener una presentación tipo registrador (por ejemplo electrocardiograma) se puede utilizar NME= 1 y NMP= 255. De esta forma, el microcontrolador toma una muestra, la envía, toma otra muestra, la envía y así sucesivamente. El PC dibuja muestra a muestra y cuando llena la pantalla empieza a redibujar de nuevo. Esto puede resultar útil para visualizar señales de evolución muy lenta.

Para probar el osciloscopio realizado, se puede aplicar una señal en su entrada. Puede ser suficiente tocar con la mano el terminal de entrada Vi para poder observar una señal interferente de 50 Hz.

3. Generador de señal senoidal

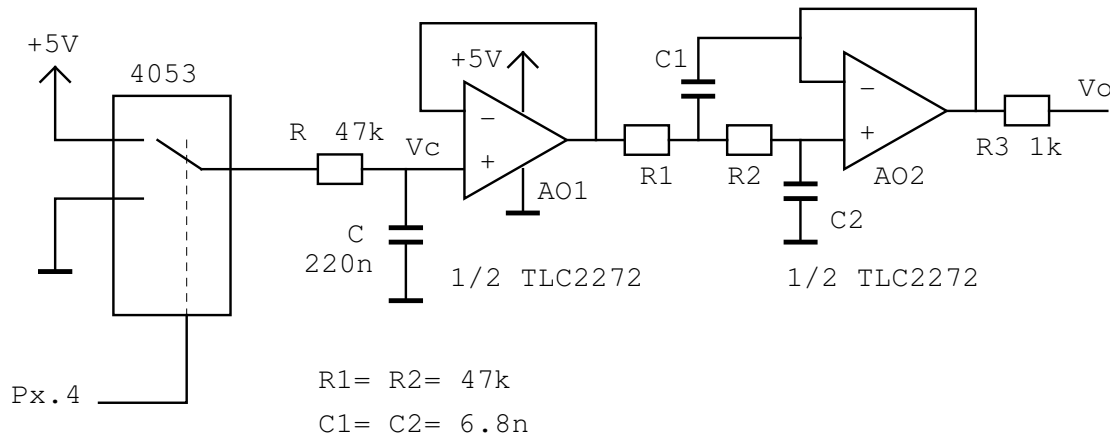
El objeto de esta parte de la práctica es obtener una señal senoidal de baja frecuencia mediante una variante del método de conversión delta. Este método se basa en el empleo de un conmutador analógico seguido de un filtro paso bajo RC. El microcontrolador actualiza la posición del conmutador, a intervalos regulares de tiempo, según una tabla preestablecida de valores binarios (0,1). La forma de onda viene determinada por los valores contenidos en la tabla.

La tabla de valores se puede obtener mediante un sencillo programa de ordenador. Para ello se define la forma de onda requerida mediante una expresión analítica. A continuación se simula el circuito RC, a intervalos de tiempo iguales a los que se pretende actualizar la posición del conmutador. El programa *decide* la posición del conmutador para el siguiente intervalo según el nivel de señal en la salida del circuito RC está por encima o por debajo del deseado. Entonces calcula el nivel de la señal generada después del intervalo de tiempo y repite el proceso. Las posiciones (0,1) del conmutador se guardan en una tabla y finalmente se genera un archivo con el

formato adecuado para su inclusión en el programa fuente del microcontrolador (tabla de DBs). **Este archivo se facilita para realizar la práctica y se denomina SENOIDE.DAT.** Se puede incluir usando \$INCLUDE al final del programa de micro, antes de la línea *end*.

El archivo facilitado contiene una tabla de 256 valores y está optimizado para generar una señal senoidal de 61.035156 Hz empleando una red RC de constante de tiempo 10 ms.

La figura muestra el circuito empleado.



El 4053 actúa como conmutador analógico. El operacional AO2, junto con R1, R2, C1 y C2 forman un filtro paso bajo de 2 polos ($f_H \approx 400$ Hz) que se emplea para reducir el rizado presente en Vc. Este filtro supondría una carga excesiva para la red RC, afectando a su funcionamiento. Por este motivo se intercala el operacional AO1 que está configurado como seguidor de tensión. Ambos operacionales se encuentran en el circuito integrado TLC2272, igual al empleado en la primera parte de la práctica.

Para realizar esta parte de la práctica se debe tener en cuenta que es necesario mantener la funcionalidad obtenida en la primera parte. Es decir, el generador y el osciloscopio deben funcionar simultáneamente. Para ello se recomienda:

- 1) Utilizar un temporizador (p. ej. T0) para generar una interrupción cada 64 μs .
- 2) Cada vez que entra su ISR, actualizar la salida digital que gobierna el conmutador y avanzar una posición en la tabla SENOIDE. De esta forma, se genera la senoide con la frecuencia requerida. $T = 64\mu s * 256 = 16384 \mu s$; $f = 1/T \approx 61.035$ Hz.
- 3) Una vez de cada 8 entradas en la ISR tomar una muestra (osciloscopio). Esto significa muestrear cada $8*64 = 512 \mu s$. Si se toman 64 muestras antes de enviarlas al PC, entonces cada bloque enviado supone un tiempo de $64*512 = 32768 \mu s$, es decir 2 períodos completos de la señal generada.
- 4) Una vez de cada 256 entradas en la ISR (por ejemplo cuando se reinicia la tabla SENOIDE), activar un flag de petición de muestreo que se puede llamar *sync*. El muestreo indicado en 3) sólo se debe realizar si *sync* = 1. Además, cuando en 3) se alcanzan 64 muestras capturadas, se debe desactivar *sync* y activar *ready*. Esto permite que las 64 muestras se tomen en sincronismo con la señal generada.
- 5) En el programa principal, se debe consultar el estado de *ready*. Si se encuentra a '1' se envían las muestras al PC y se pone *ready* a '0'.

4. Observaciones sobre los resultados de la práctica

Esta práctica requiere hacer trabajar al micro cerca del límite de su capacidad. Por lo tanto, se considera aceptable que la captura de muestras presente algunas irregularidades que puedan ser visibles en la pantalla del PC. Sin embargo, la señal senoidal generada debería presentar un aspecto correcto si se visualiza en un osciloscopio normal.