

Maqueta: Comprobador de transistores

1. Introducción

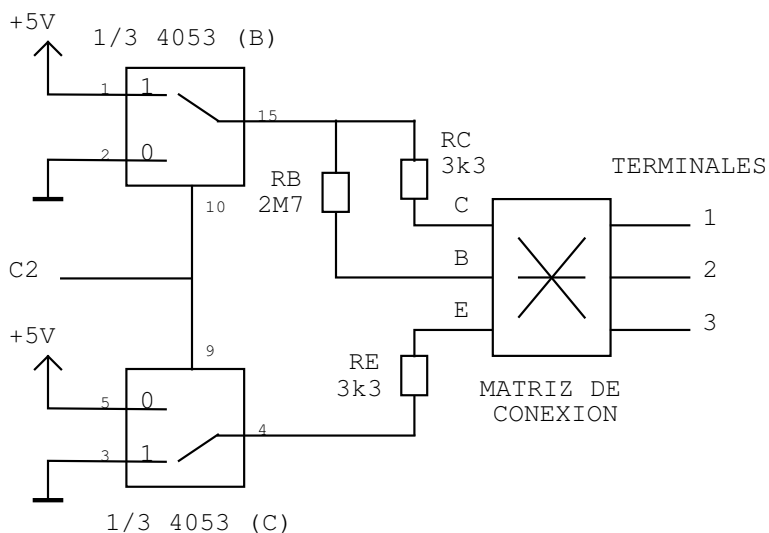
En esta práctica se desarrolla un comprobador de transistores bipolares capaz de identificar la posición de los terminales (pinout), el tipo de transistor (NPN o PNP) y capaz de medir el valor del parámetro beta. Para simplificar el diseño de la placa, se supone que los transistores que se van a comprobar no tienen el terminal de emisor en el centro. De esta forma, hay 4 posibles *pinouts*: EBC, ECB, BCE y CBE.

Para poder comprobar los transistores es necesario poder ensayar los 4 *pinouts*. Con este objeto se incluye una matriz de conexión realizada con un doble multiplexor analógico de 4 entradas (4052) y un triple conmutador analógico (4053).

Asímismo es necesario disponer de una red de polarización básica, cuya polaridad se pueda invertir para adaptarse a transistores NPN y PNP.

2. Circuito utilizado para el ensayo

La figura muestra un esquema simplificado del circuito utilizado.



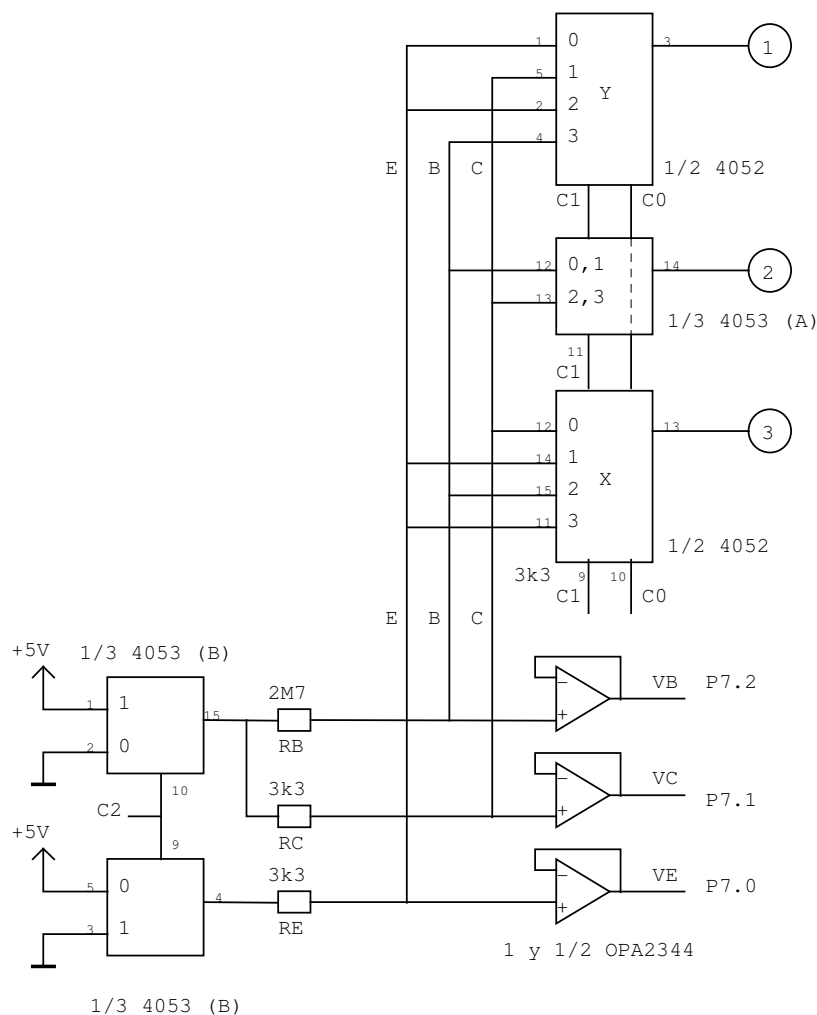
La señal C2 permite seleccionar entre polaridad *positiva* (C=1, para NPN) y polaridad *negativa* (C=0, para PNP).

La matriz de conexión permite ensayar los 4 *pinouts* posibles

La figura siguiente muestra el esquema completo, incluyendo el conexionado detallado de la matriz de conexión.

Las tensiones de emisor, colector y base se pueden medir con el ADC del 80C537 en las entradas P7.0, P7.1 y P7.2 respectivamente. Se debe tener en cuenta que los términos emisor, colector y base se refieren, en la frase anterior, a los puntos de la red de polarización que quedan

conectados a los terminales de igual nombre del transistor **cuando el *pinout* ensayado es el correcto** (ver esquema).



3. Utilización de las señales de control

A continuación se muestran las combinaciones correctas de las señales C2, C1 y C0 para cada tipo y *pinout* del transistor.

C2	C1	C0	Polaridad	<i>Pinout</i> (1,2,3)
1	0	0	NPN	EBC
1	0	1	NPN	CBE
1	1	0	NPN	ECB
1	1	1	NPN	BCE
0	0	0	PNP	EBC
0	0	1	PNP	CBE
0	1	0	PNP	ECB
0	1	1	PNP	BCE

4. Método empleado para determinar el *pinout* y el valor de beta

Para determinar el pinout se propone el algoritmo que se describe a continuación.

1) Se ensayan las 8 combinaciones de pinout y polaridad. Para cada una se miden las 3 tensiones disponibles.

2) Se descartan las combinaciones que presentan alguna de las siguientes características:

Para ensayo PNP:

a) $V_E \geq 4,94 \text{ V}$ ($N_e \geq 0FDh$)

b) $V_C \leq 0,06 \text{ V}$ ($N_c \leq 04h$)

Para ensayo NPN:

a) $V_E \leq 0,06 \text{ V}$ ($N_e \leq 04h$)

b) $V_C \geq 4,94 \text{ V}$ ($N_c \geq 0FDh$)

Para ambos:

c) $|V_{BE}| < 0,43 \text{ V}$ ($|N_b - N_e| \leq 16h$)

d) $|V_{BE}| \geq 0,86 \text{ V}$ ($|N_b - N_e| \geq 2Ch$) (podría reconsiderarse)

e) $|V_{CB}| < 0,43 \text{ V}$ ($|N_c - N_b| \leq 16h$)

donde N_x indica valor numérico obtenido por el ADC al medir la tensión en x (colector, base, emisor).

Lo normal es que solamente queden dos combinaciones posibles. De ellas se elige la que proporciona un mayor valor de beta.

$\beta = I_C / I_B$

que se convierte para el **NPN** en:

$\beta = [(V_{cc} - V_C)/R_C] / [(V_{cc} - V_B)/R_B] = (2700k/3,3k) * [(5 - V_C)/(5 - V_B)]$

siendo $2700/3,3 \approx 818$

que puede evaluarse como:

$\beta = 818L * (256 - N_c) / (256 - N_b)$

Para el **PNP** es:

$\beta = 818L * N_c / N_b$

Se recomienda comenzar con aquella parte del SW que permite seleccionar la configuración y medir las diferentes tensiones y valores de beta. Utilizando estos recursos se

puede construir una tabla con las tensiones y betas obtenidas para cada configuración con un transistor patrón (del que se conocen pinout y beta). El estudio de esta tabla debería permitir validar el algoritmo propuesto o definir métodos alternativos.

5. Presentación de resultados

La pantalla LCD debe indicar de forma permanente:

- 1) Tipo de transistor (NPN o PNP)
- 2) Pinout: EBC, etc. (en el orden 1,2,3 del conector).
- 3) Valor de beta.

Si no se encontró ningún pinout válido, debe indicar "TRT no válido" o un mensaje semejante. Este mensaje aparecerá también cuando no haya ningún transistor conectado.

El comprobador debe realizar el test de forma permanente, actualizando los valores en la pantalla, para que el usuario pueda cambiar el transistor sin necesidad de dar órdenes al micro. Si se observa que el valor de beta oscila y se hace difícil su lectura, se puede probar a realizar el test y actualizar la pantalla con una frecuencia más baja. Los mejores resultados se obtendrán probablemente actualizando entre una y dos veces por segundo.